

国产通用处理器芯片进展报告

房振满 张为华 臧斌宇

复旦大学并行处理研究所, 上海 200433

摘要

21 世纪, 人类进入了信息时代。作为信息产业的“心脏”, 处理器芯片占有举足轻重的地位, 因此我们必须大力发展国产芯片。本文首先回顾芯片发展的简要历史, 接着分析总结处理器设计的关键技术。在此基础上, 本文对目前主流的四款国产芯片 (龙芯、飞腾、众志、申威) 进行调研, 分析对比其整体架构及处理部件、存储部件和 I/O 部件等关键部件的设计, 并得出结论: 国产芯片已经达到国际领先水平。最后本文分析总结当前国产芯片发展所面临的主要挑战和机遇, 并提出发展对策。

关键词: 国产芯片, 调研, 研究现状, 挑战

Abstract

We have already stepped into the “information age” in the 21st century. As the heart of the information technology, processor chips are very important so that we must pay great attention to develop our own Chinese chips. In this report, we first review the history of processor chips and summary key technologies involved in processor chip design. Then we further survey 4 state-of-the-art Chinese chips: Loongson chip, FT chip, PKUnity chip, and ShenWei chip. We survey the architecture, processor, memory, and I/O design of them and compare them. Based on the survey, we conclude that Chinese chips have achieved International advanced level. Finally we analyze the challenge and opportunity faced by current Chinese chips development and propose the strategies to them.

Keywords: Chinese Chips, Survey, State of the Art, Challenges

1 引言

21 世纪, 人类迈入了信息时代, 每分每秒都有大量的各式信息在人类生活中迅速传播。席卷全球的信息科技给人类的生产和生活方式带来了深刻的变革, 信息产业已成为推动国家经济发展的主导产业之一。不仅如此, 信息科技还不断渗透到国防、社保、教育、农业、电信、金融、保险、卫生等各行各业, 成为 21 世纪人类生活必不可少的一部分。

处理器芯片作为现代信息技术的“心脏”, 可以帮助人们快速、有效地处理纷杂繁乱的信息, 因此在信息产业中占有举足轻重的地位。处理器芯片是信息产业的基础部件, 主要由计算部件、存储部件和 I/O 部件组成。它对于信息产业的重要性就像钢铁、石油

之于工业发展，现代通信设备、网络设备、高性能计算机系统等无不构筑在处理器芯片之上。不仅如此，处理器芯片还是武器装备、指挥系统的核心部件，直接关系到国防发展和国家安全。

长期以来，处理器芯片市场和核心技术几乎被美国 Intel 和 AMD 两家公司所垄断，这使得我们国家很多行业的发展很大程度上依赖于国外处理器芯片厂商。国产芯片的缺乏不仅使得这些行业的发展受到限制，更加对我们国家的安全带来了潜在的威胁，处处受制于人。

站在国家策略的高度，我们必须大力发展具有自主知识产权的国产处理器芯片，从而摆脱这种困境。2002 年，中国科学院计算技术研究所成功研制出了具有自主知识产权的“龙芯一号”处理器，告别了中国无“芯”时代。随后，多款具有自主知识产权的国产芯片蓬勃发展，如中国科学院的“龙芯”系列处理器、国防科技大学的“飞腾”系列处理器、北京大学的“众志”系列处理器、上海高性能集成电路设计中心的“申威”系列处理器等。

经过国人十余年的不懈努力，国产芯片产业得到了长足的发展，我们掌握了处理器芯片体系结构设计的核心技术，达到了国际领先水平。利用国产飞腾芯片设计的超级计算机“天河一号”荣登世界超级计算机榜首便是国产芯片设计技术居世界领先水平的强有力证明。目前国产芯片已经形成个人桌面计算、高性能计算、新型消费类电子产品等各种解决方案，在国防、教育、金融、农业等各行各业得到了广泛应用。

本文将首先回顾芯片发展的简要历史，并总结处理器的关键技术；接着对目前主流的四款国产芯片（龙芯、飞腾、众志、申威）进行调研，分析并对比其整体架构及处理部件、存储部件和 I/O 部件等关键部件的设计；然后分析并总结当前国产芯片发展所面临的主要挑战；最后总结全文并给出结论。

2 处理器芯片发展的历史及处理器设计的关键技术

本节首先简要回顾处理器芯片发展的历史：从第一台 4 位微处理器，到当前主流的 32 位处理器，到逐步推广的 64 位处理器，最终到当前的多核时代。在此基础上，我们总结处理器设计的关键技术，以方便后面从这些关键技术角度对于四款主流国产芯片进行分析和比较。这些关键技术主要包括：核结构设计、cache 设计、核间通信设计、总线设计、存储器设计、低功耗设计、可靠性及安全性设计。

2.1 处理器芯片发展的历史

近几十年以来，处理器芯片的发展可谓日新月异。Intel 创始人之一戈登·摩尔早在 1965 年就提出了著名的摩尔定律：集成电路上可容纳的晶体管数目，约每隔 18 个月便会增加一倍。这一定律揭示了信息技术进步的神速，目前为止，处理器芯片的发展基本遵

循摩尔定律。下面我们来简要回顾一下芯片发展的历史^[1]。

1971年，Intel公司推出了第一台微处理器i4004。它是第一个用于计数器的4位处理器，同时也是第一款个人有能力购买的电脑处理器，具有划时代的意义。

1978年，Intel公司首次生产出16位微处理器i8086，同时还生产出与之配合的数学协处理器i8087，支持专门用于对数、指数和三角函数等数学计算指令，这就是一直沿用至今的×86指令集。

1979年，Intel推出了16位微处理器i8688，可使用1MB内存，并首次用于IBM PC机当中，开创了全新的微机时代。1982年，Intel又相继推出了i80286，主频由最初的6MHz逐步提升到20MHz，可寻址16MB内存，并且支持实模式和保护模式两种工作模式。

1985年，Intel推出了第一个32位微处理器i80836，可寻址高达4GB内存，自此32位处理器设计成为了主流。

1989年，Intel推出了i80486，首次突破了100万个晶体管的界限，并集成了8KB的高级缓存。

从20世纪90年代起，生产×86系列处理器的公司除了Intel，还有AMD和Cyrix公司，呈现了三足鼎立的局面。1993年，Intel推出了全新一代的奔腾系列处理器，主频发展到133MHz。而AMD和Cyrix等也都推出自己的K5、6×86等处理器，随后三强一直处于拉锯战当中，分别推出了多款处理器：Intel Pentium/Pentium2/Celeron，AMD K5/K6，Cyrix M2等。直到1997年，Intel推出了MMX增强对多媒体处理的向量指令之后，Intel逐步处于优势地位，Cyrix公司以失败告终，退出了处理器芯片市场。而AMD公司则在1998年发布了K6-2处理器，采用3D NOW!技术，不仅支持MMX，还加入了对3D图形辅助处理的支持，扳回了其在市场的劣势。

1999年以后，Intel又相继推出了Pentium 3、Celeron 2等处理器芯片，继续增加SSE对多媒体指令的支持。而AMD则推出了K7 Athlon处理器，击败Intel，正式进入两强争霸的时代。K7处理器采用0.25微米工艺制造，使用EV6总线，达到了令人称奇的200MHz的FSB，使得内存第一次成为处理器的瓶颈。

进入21世纪，AMD推出了第二个Athlon核心Tunderbird，主频首次超过1GHz。随后Intel推出了Pentium 4各个系列来应对AMD，主频最高达到3.8GHz，但总体表现为高频低能，功耗高，并不成功。而AMD也推出了Althon XP等处理器，也并没有突出的地方，不过售价却比Intel便宜。

2003年，AMD推出了Athlon64微处理器，真正宣告个人64位计算时代的到来，内存大小不再成为限制。Intel则于2004年相应推出了EM64T。

随着单核主频提升受到能耗限制，2005年，AMD和Intel相继推出了采用双核心的处理器，处理器芯片发展进入了双核时代。AMD推出了原生双核心的Athlon64 X2；而Intel则推出了拥有两个单独CPU核心的Pentium D。2006年，Intel推出了Core 2微处理器架构，把注意力从主频移到执行效率上。2007年，AMD推出了Phenom，然而性能却不敌Intel。

2008年，Intel推出了原生4核处理器Core i7，并且支持超线程技术，更加拉开了与AMD的距离。

2010年3月，Intel推出了全球第一款桌面6核处理器Core i7，采用领先业界的32nm工艺，主频3.33GHz，三级缓存12MB。随后在6月，Intel推出了第二代Core i7，内置高性能GPU，引入全新环形架构，带来更高带宽与更低延迟。同时还支持睿频加速技术2.0，可以根据计算需求调节频率，从而节省能耗。在多核处理器上，AMD也相继推出了AMD Phenom II（4核）、Phenom II X6（6核），但总体性能不如Intel。

2011年，AMD推出了Fusion APU（Accelerated Processing Units），融合了CPU和GPU，从而更好地实现对各种应用的加速。

现在我们已经身处多核时代，今后的处理器设计将会支持更多的核心，拥有更强的计算能力和更高的能耗利用率。

2.2 处理器设计的关键技术

根据前面对于处理器芯片历史的回顾，处理器的设计已经进入了多核时代。下面我们分析总结处理器设计的关键技术^[2]：核结构设计、cache设计、核间通信设计、总线设计、存储器设计、低功耗设计、可靠性及安全性设计。通过分析总结这些关键技术，我们可以更好地对当前主流的四款国产芯片进行分析比较。

（1）核结构设计

多核处理器的设计根据核内部的结构是否相同可以分为两类：同构（相同）和异构（不同）。核本身的结构，关系到整个芯片的面积、功耗和性能。根据Amdahl定律，程序的加速比决定于串行部分的性能，所以理论上异构处理器更加有潜力。另外，还需要考虑如何继承和发展传统处理器的优点，降低处理器设计的复杂度，缩短实现的周期。对于国产处理器芯片的设计，指令集的选择也是一个十分重要的问题。当前主流的x86指令集涉及知识产权的问题（被Intel和AMD所垄断），而选用其他RISC指令集则面临另外一个问题：缺乏相应的软件支持或者不能很好地支持当前主流的软件系统。

（2）cache设计

计算部件和存储部件的速度差距对于处理器设计来说是一个突出的矛盾，并且整个差距还在不断地扩大，因此需要使用多级cache（高级缓存）来缓解。拥有几级cache，cache设计多大，每级cache之间是相互包含还是互斥，cache共享还是私有，这些问题都将影响到芯片的尺寸、功耗、布局、执行效率。目前比较常见的是两级或三级cache，最后一级cache为各个核所共享，其他各级cache为各个核私有。另外，多级cache又引发一致性问题，采用何种cache一致性模型、基于目录还是侦听协议等也会对芯片整体性能和可伸缩性造成很大影响。

（3）核间通信技术

处理器的各个核之间有时需要进行数据共享和同步，因此芯片设计必须支持核间通信。高效的通信机制是多核处理器高性能的重要保障，目前主流的通信机制有两种：1）

基于总线共享的 cache 结构；2) 基于片上核间互连结构 (Interconnect)。片上核间互连是指各个核通过交叉开关或者片上网络等方式连接在一起，这样核之间可以通过消息进行通信。这种结构的优点是可扩展性好，数据带宽有保证；缺点是硬件结构复杂，且软件改动较大。而总线共享的 cache 结构虽然可扩展性差，但是结构简单，通信速度快，可以和片上互连结构相互补充。

(4) 总线设计

当发生 cache 不命中或者访存事件时，事件需要经过总线进行仲裁，因此，总线接口单元的工作效率会影响到访存事件的性能，从而影响处理器的整体性能。如何设计高效的多端口总线接口单元结构将单字访存转化为猝发 (burst) 访问、如何设计高效的仲裁机制都极其重要。

(5) 存储器设计

计算部件和存储部件的速度差距正在不断拉大，虽然 cache 可以缓解一些问题，但并不能从根本上解决问题。所以系统必须提供高带宽、低延迟的存储器设计。另外，对于芯片的封装要求也越来越高，从而需要更多的管脚来达到高带宽。

(6) 低功耗设计

随着晶体管的密集度越来越高，处理器表面的温度也会越来越高并呈指数级增长，这将最终限制处理器的性能。因此需要低功耗的设计，这是一个多层次的问题，需要同时在算法级、系统级、结构级、电路级等多个层次上进行考虑。

(7) 可靠性及安全性设计

随着处理器的应用渗入到现代社会的各个层面，安全性方面的问题变得越来越重要。一方面，处理器结构越来越复杂，自身可靠性低下，故障率逐渐走高；另一方面，来自第三方的攻击手段层出不穷，已经成为具有普遍性的社会问题。如何设计可靠、安全的处理器，从而可以放心安全地应用到我国各现代化行业，是国产芯片设计考虑的一个重要因素。

3 国产芯片发展现状

第一颗国产芯片“龙芯”的诞生，告别了中国无“芯”时代。在国家“863”、核高基等项目的大力支持下，国产芯片事业蓬勃发展，并逐步应用到国防、教育、金融、农业等各行各业中。本文主要对以下四款国产处理器芯片进行调研：1) 中国科学院研制的“龙芯”；2) 国防科技大学研制的“飞腾”；3) 北京大学研制的“众志”；4) 上海高性能集成电路设计中心研制的“申威”。根据上一节对处理器设计的关键技术的分析和总结，本节将主要从整体架构、处理部件、存储部件、I/O 部件四个方面对各款国产芯片进行介绍和分析比较，同时兼顾低功耗设计和安全可靠。由于涉及保密等因素，我们不能获取各款芯片的全部资料，所以本节将有所偏重地介绍各款芯片。

3.1 龙芯

龙芯系列芯片^[3]由中国科学院计算技术研究所研制。自2001年龙芯课题组在中国科学院计算技术研究所知识创新工程的支持下正式成立，以及龙芯1号设计与验证系统成功启动了Linux操作系统以来，龙芯系列芯片经历了10年的发展，依其研发历史及面向领域的不同，分为三大系列：32位处理器龙芯1号系列处理器以低功耗、低成本为主要特征，针对消费类电子和低端嵌入式应用；64位的低功耗单核通用处理器龙芯2号系列处理器面向个人计算机、行业计算机终端和云计算终端等领域设计，适合应用于三网融合、工业控制等方面；龙芯3号系列处理器则是64位的多核处理器，面向高性能计算机和服务器等领域设计。

目前，龙芯系列处理器产品已经在各领域取得了广泛应用。例如，安全领域方面，在通过了严格的可靠性实验之后，龙芯系列处理器作为核心元器件，已被应用到了几十种型号和系统中。而在通用领域方面，从各种个人计算机、企业服务器及高性能计算机、云计算终端等中都可以看到龙芯系列处理器，如龙芯3B处理器，将会被应用到曙光高性能计算机中，其中的8000颗龙芯3B可达到6000千万亿次每秒的计算能力^[4]；国产万亿次高性能计算机KD-50-I则是基于龙芯2号设计的，是个人高性能计算机的首次尝试^[5]。

3.1.1 整体架构

在整体架构上，龙芯三大系列处理器从1号到3号呈现出设计愈加复杂、性能愈加完善的趋势。龙芯1号系列处理器集成了一个32位的超标量处理器核，其主频为200~300MHz，支持MIPS 32指令集，具有5级的流水线结构和双发射的乱序执行结构。

相比龙芯1号系列处理器，龙芯2号系列处理器将处理器位数扩展到了64位，主频达到900MHz~1.2GHz，支持MIPS III指令集，流水线深度扩展到9级的同时，发射宽度也扩展到每时钟周期4条指令；此外，龙芯2号系列处理器中的龙芯2G集成3~4个64位处理器核，核间互连采用交叉开关的方式来实现。

龙芯3号系列处理器则是集成了4~8个64位的处理器核，核间互连仍然是采用交叉开关的方式来实现，并可以通过HT接口进行片间可伸缩互连，主频为1GHz，在流水线深度和发射宽度与龙芯2号系列处理器一致的同时，将支持的指令集升级为MIPS 64和龙芯扩展指令集。

此外，龙芯1号系列处理器支持动态电源管理，从2号开始龙芯系列芯片开始支持动态降频，达到了很高的性能功耗比。

3.1.2 处理部件

龙芯1号系列处理器包含的处理部件较少，计算单元只包含1个定点单元、1个浮点单元和1个访存单元，其中龙芯1B没有浮点单元，更偏向于较为低端的应用。

龙芯2号系列处理器将计算单元增加到了2个定点单元、2个浮点单元和1个访存单

元，配合流水线深度和发射宽度的扩展，其性能得到了很大的提升，达到了个人计算机领域的水平，在标准测试程序 SPEC CPU 2000 的测试下达到 500 分的结果，相当于奔腾 3、4 的综合性能水平^[6]。

龙芯 3 号系列处理器的计算单元基本和龙芯 2 号系列处理器一致，其中龙芯 3B 的每个浮点单元还支持 256 位向量运算（包含 2 个 256 位的向量处理部件和 1 个 128 × 256 位的向量寄存器），在多核的基础上，更好地提升了性能，也保持了较低的功耗，其能效比可达现今 x86 CPU 的 2 倍以上。

3.1.3 存储部件

龙芯 1 号系列处理器只具有 1 级指令缓存和 1 级数据缓存，其中龙芯 1A 为各 16K，龙芯 1B 为各 8K。此外，龙芯 1 号系列处理器只包含 1 个 32 /16 位的 DDR2 内存控制器。

龙芯 2 号系列处理器在将 1 级指令缓存和 1 级数据缓存都扩展到 64K 的同时，增加了一个 512K 的 2 级缓存。依照具体处理器型号的不同，龙芯 2 号系列处理器包含 1 个 72 位的 DDR1/2 - 667 控制器或 2 个 64 位的 DDR2/3 - 800 控制器。

龙芯 3 号系列处理器在保持 1 级指令缓存和 1 级数据缓存各 64K 的基础上，将核间共享的 2 级缓存扩展到了 4MB，保证多核带来的提升效果能得到充分发挥。内存方面则是集成了 2 个支持 ECC 校验的 72 位 DDR2/3 - 800 控制器。

3.1.4 I/O 部件

在 I/O 接口方面，龙芯 1 号系列处理器包含了 USB2.0/1.1、SATA2、GMAC、PCI、LPC、I2C、CAN、SPI、NAND、UART、RTC、PWM、GPIO 等 I/O 控制器。

龙芯 2 号系列处理器在集成了 PCI、Local IO、GPIO 等 I/O 控制器的同时，部分型号还集成 1 个带宽可达 6.4GB/s 的 HyperTransport 控制器。

龙芯 3 号系列处理器仍旧集成了龙芯 2 号系列所支持的 I/O 控制器，其 HyperTransport 控制器的带宽提升到了 12.8GB/s，处理器之间还支持无缝互连。

3.2 飞腾

飞腾系列 CPU^[7]是由国防科技大学自主研发的高性能处理器，其产品涵盖嵌入式、桌面、服务器和高性能计算等多种应用领域，目前主要分为以下两个系列（见图 1）：

1) 高性能计算与服务器 CPU 系列，主要特点为吞吐率高，浮点运算能力强，访存带宽高，能效高，多核多线程架构，支持多路扩展。已有和在研的主要型号有 FT-1000、FT-1500 及 FT-SH。

2) 高端嵌入式与桌面 CPU 系列，主要特点为性能高、功耗低，SOC 集成，I/O 接口丰富。在研和规划中的主要型号有 FT-1000A 及 FT-1000A 升级版。

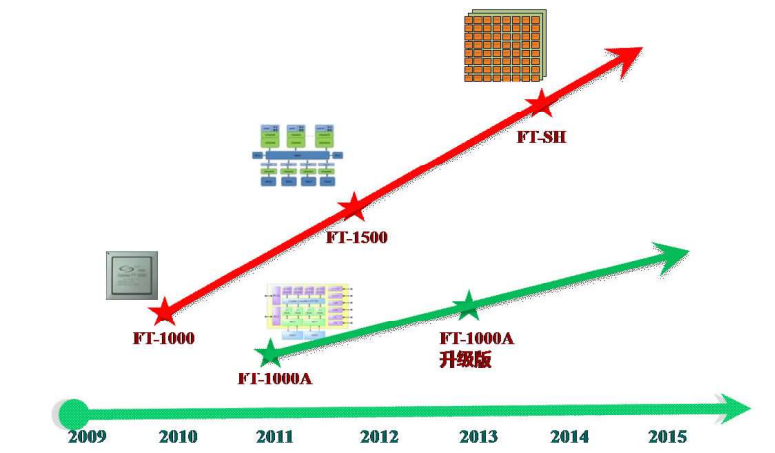


图1 飞腾系列处理器

FT-1000 服务器 CPU 是“核高基”重大专项和银河高性能计算机项目支持下研制成功的高性能 CPU 芯片，面向高性能计算和服务器应用需求，采用国际主流的多核多线程体系结构。FT-1500 高性能 CPU 基于 FT-1000 体系结构进行结构优化，采用 SIMD 扩展指令集和 SIMD 计算部件将浮点运算性能提高 15 倍，同时通过独立 L2 cache 和共享大容量 L3 cache 提供与计算能力相匹配的访存性能。

FT-1000A 及升级版面向各类对性能功耗比要求较高的军用服务器、终端等通用信息系统及武器装备嵌入式应用需求，基于 FT-1000 体系结构进行低功耗、可靠性提升和外部接口优化设计，目前正在进行总装军用电子元器件型谱项目立项工作。

FT-1000 CPU 目前已量产。在高性能计算应用领域，已成功应用于天河 1A 超级计算机，天河 1A 在 2010 年下半年 Top500 排名中位列世界第一。同时基于 FT-1000 的国产系列服务器产品已经发布，非常适于数据库事务处理、Web 服务等网络服务应用。下面主要以已经量产的高性能计算与服务器 CPU 系列的 FT-1000 为例对飞腾系列处理器进行介绍和分析。

3.2.1 整体架构

如图 2 所示，FT-1000 内部集成了 8 个同构的通用处理器核心，每个核心可以同时执行 8 个独立线程，相当于 64 个独立的虚拟处理器。8 个处理核心共享 4MB 容量的分体 L2 cache。处理核心与 L2 cache 体之间通过高速交叉开关全互连。集成的 4 个 DDR3 存储控制器，负责 L2 cache 与内存之间的通信；集成的 PCIE2.0 接口可以直接扩展各种 I/O 设备；集成的直连接口实现多芯片间的无缝连接。FT-1000 采用低功耗设计技术，芯片满载功耗为 45W 左右，每个核和二级 cache 体都可由软件控制进入休眠状态，进一步节省功耗。

FT-1000 采用高吞吐率设计理念，单核计算能力并不强，主要依靠多核多线程实现高吞吐率计算，因此性能评估主要采用 SPEC 测试集中的 SPECrate 测试。测试结果表明（表 1），FT-1000 实测性能相当于 2006 年国际商用主流 CPU 的水平。

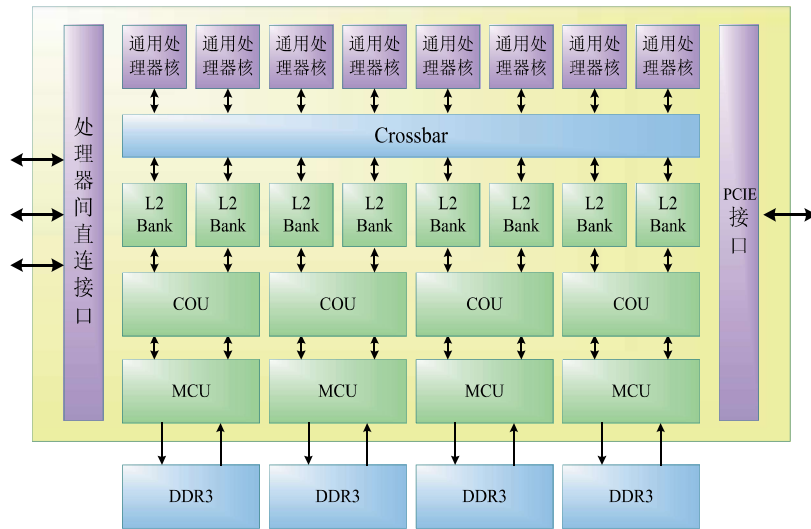


图2 FT-1000 整体框架图

表1 FT-1000 性能测试结果

CPU 型号	SPECint_rate_base2000	SPECfp_rate_base2000
Intel Pentium4, 单核 3.73GHz	22.9	25
Intel Itanium2, 单核 1.6GHz (2005)	16.3	29.6
Intel Xeon 5060, 2核 3.2GHz (2006)	37.2	35.2
AMD Opteron 1218, 2核 2.6GHz (2006)	36.3	39
FT-1000, 8核 1GHz	37.7	41.6

3.2.2 处理部件

为了支持高吞吐率计算处理，每个通用处理核心采用分组交叉多线程体系结构，兼顾指令级并行和线程级并行。每个线程都有一套独立的现场和体系结构状态，线程间共享一级 cache、TLB 和功能单元等部件。通用处理核心的微体系结构特征主要有：

- 流水线深度为 8 站。
- 每核 8 线程，分为 2 组。
- 取指宽度为 4 条指令。
- 指令发射宽度为 2 条，每组线程 1 条。
- 兼容 SPARC 指令集。

3.2.3 存储部件

为了适应多核处理器对访存带宽的要求，平衡计算与访存矛盾，FT-1000 CPU 采用层次式存储结构，主要包括：集成在各通用处理核心内的一级 cache、高速交叉开关、集中共享的二级 cache、一致性维序单元和 DDR3 存储控制器。

- 通用处理核心内的私有一级 cache 分为一级指令 cache 和一级数据 cache。一级指

令 cache 容量为 16KB，8 路组相联结构；一级数据 cache 容量为 8KB，4 路组相联结构。

- 高速交叉开关实现通用处理核心与共享二级 cache 之间的全互连，是处理核心访问共享二级 cache 的通路，支持多个处理核心互不冲突地同时访问二级 cache。
- 集中共享二级 cache 采用多体设计技术，分为 8 个体，这样有利于降低存储体访问延迟，并实现多体并发访问，提高系统访存带宽。
- 一致性维序单元主要用于实现通用处理核心的私有二级 cache 之间以及多处理器 cache 之间的一致性处理。
- 存储控制器实现二级 cache 同片外 DRAM 之间的通信，支持 4 个 DDR3 访存通路，总访存带宽达到 34GB/s。

3.2.4 I/O 部件

I/O 部件主要包括以下几个：

- PCIE 接口。包含一个 PCIE 2.0 X8 接口，数据传输率为 8GB/s，通过外部 PCIE 桥接芯片可以挂接多个 PCIE 设备。
- SPI 接口。包含一个 SPI 接口，可以连接 4 片 FLASH，最高频率为 175MHz，支持在线编程。
- 串口。包含一个简化的 UART 串口，波特率可调（300 ~ 115200bps）。
- JTAG 接口。包含一个标准 JTAG 接口。
- 调试输出接口。包含一个 129 位的调试信息输出接口，电气规范与 DDR3-1066 兼容。

3.3 众志

北大众志^[8]从 1995 年开始在自主 CPU 及系统芯片方面开展系统性的研究和开发工作，并始终坚持拥有自主知识产权的发展思路，自主定义指令系统，在微处理器结构、优化编译、低功耗设计、功能验证和物理设计等方面取得了重要的技术创新，并成功研制完成 UniCore 系列自主 CPU 及 PKUnity 系列系统芯片。北大众志 UniCore 指令系统包括 64 位的 UniCore64、32 位的 UniCore32 和 16 位的 UniCore16，还包括浮点指令系统 UniCoreF64 和扩展指令系统 UniCore2D/3D。UniCore 指令系统在指令密度、通用寄存器设置等方面都有特别的设计，还包含了 DSP 扩展指令，以满足更广泛的应用需求。目前这些已经形成基于自主 CPU 的低成本笔记本电脑、安全微工作站和 3C 融合新型消费类电子产品^[9]等多种应用方案，广泛应用于教育、政务、企业和农村信息化以及行业应用与消费类应用等领域。

与此同时，AMD 公司还向北大众志授权开发 x86 兼容的 CPU。这是迄今为止美国政府首次批准向美国境外授权 x86 核心技术，也是中美半导体领域最具影响力的技术合作，为我国在信息技术领域开展“引进消化吸收再创新”提供了很好的借鉴。北大众志

以 $\times 86$ 兼容处理器为基础，面向 MS Windows 兼容的需求，并结合基于 AMBA 总线架构的 IP 与 SoC，提供了一套完整实用的解决方案。2009 年 7 月，北大众志推出了第一代 $\times 86$ 架构兼容和 Windows 操作系统兼容的系统芯片：PKUnity86-1 (Hilon)。2011 年底，北大众志将发布基于自主指令系统和 $\times 86$ 兼容指令系统的异构多核系统芯片。该芯片内将采用具有自主知识产权的 32 位 UniCore-2 处理器及自主设计的 32 位 $\times 86$ 兼容处理器，为用户提供新型的安全易用的计算机产品。

本文主要以“超 K 计划”的第 2 代系统芯片：PKUnity-3 (65) 为例对北大众志系列芯片进行介绍和分析。

3.3.1 整体架构

“超 K 计划”的第 2 代系统芯片：PKUnity-3 (65) 于 2010 年年底发布，采用 65nm 工艺，提供“单芯片个人计算机”主板解决方案，同时还提供 3C 融合新型消费类电子产品的主板解决方案，其 CPU 典型工作频率为 1GHz 以上。如图 3 所示，PKUnity-3 (65) 系统芯片以具有自主知识产权的 UniCore-2 处理器为核心，集成了多层次片上通信结构、图形图像子系统、DDR2/3 存储控制器、高速输入输出部件、低速输入输出部件以及系统控制部件等。

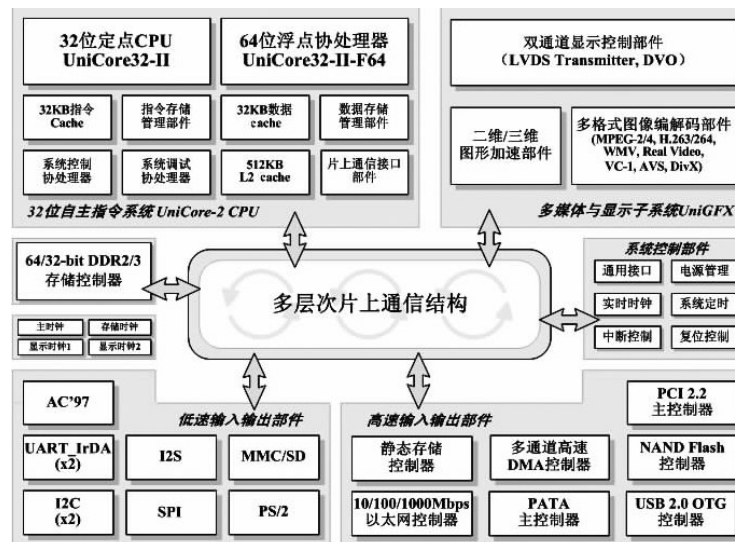


图 3 北大众志 PKUnity-3 (65) 系统芯片结构图

3.3.2 处理部件

北大众志 32 位 UniCore-2 CPU 支持自主的 32 位定点指令系统 UniCore32 和 64 位浮点指令系统 UniCoreF64；支持自主的针对定点数的 UniCore2D 增强指令系统和针对浮点数的 UniCore3D 增强指令系统，支持多种定点和浮点的单指令流多数据流 (Single Instruction Multiple Data, SIMD) 计算。UniCore-2 采用 0.13 μm 和 65nm 工艺量产，工作频率可根据应用需求设定为 600MHz 至 1GHz 以上。

3.3.3 存储部件

北大众志 PKUnity-3 (65) 的存储部件主要包括：一级缓存、二级缓存和 DDR2/3 主存。

- 一级高速缓冲存储器：分离的 32KB 一级指令 cache 和 32KB 一级数据 cache。
- 二级高速缓冲存储器：512KB 二级 cache，支持 ECC 校验并提供纠错功能。
- DDR2/3 存储控制器：支持 JEDEC DDR2 SDRAM 和 JEDEC DDR3 SDRAM 工业标准，支持 Unbuffered DIMM 和 Registered DIMM，存储控制器工作频率最高为 667MHz，最多支持 4 个片选，每个片选最大存储空间为 16GB。

3.3.4 I/O 部件

北大众志 PKUnity-3 (65) 的 I/O 部件主要包括：图形图像子系统、高速输入输出部件、低速输入输出部件。

- 图形图像子系统：主要包括 2D/3D 图形加速部件、多格式图像编解码部件和显示控制器等。
- 高速输入输出部件：主要包括静态存储控制器（支持片外 32MB 的 Boot ROM 及 192MB 的 RAM）、NAND Flash 控制器、网络控制器、USB 2.0 多端口控制器、PATA 主控制器、PCI 2.2 主控制器、多通道高速 DMA 控制器（6 个 DMA 通道）等。
- 低速输入输出部件：主要包括 I2C 控制器、SPI 控制器、UART 控制器、I2S 控制器、AC'97 控制器、MMC/SD 控制器、PS/2 控制器等。

3.4 申威

以申威 1600^[10]为代表的申威系列芯片由国家科技部成立的国家高性能集成电路（上海）设计中心研制，其研发过程中得到了国家“863”、“核高基”项目支持。作为以研发具有自主知识产权的国产处理器的事业单位，国家高性能集成电路（上海）设计中心已经推出了两代的国产 CPU，并将其大批量地应用到各个领域。申威 1600 处理器已被应用到神威蓝光超级计算机上，这台计算机是我国第一台完全采用国产 CPU 的、速度达到千万亿次每秒级别的超级计算机。

此外，申威处理器在信息安全领域有着独到的优势，申威处理器拥有自主知识产权指令集，处理器从架构设计到物理版图全部在同一单位内完成，核心技术掌握在具有保密资质人员手中。芯片裸片测试、封装、封装测试也全部在同一单位内完成，这是一批固定的信息安全产品研发队伍，具有多年从事信息安全产品研发的经验和技术积累。操作系统、编译器等基础软件也是独立完成，目前已形成完整解决方案。申威处理器在安全服务器、集群计算机、应用计算机终端方面也有着很大的应用潜力。

由于申威处理器具有一定保密性质，所以我们没有获得其详细资料，下面对申威处理器的参数做简单介绍。

申威 1600 处理器采用 64 位通用 RISC 架构的自主指令集，包含了 4 ~ 16 个同构的通

用 64 位核心，工作频率达到 1.1GHz，浮点和整数峰值运算速度可达每秒 1280 亿次，其运行功耗只有 40W。如表 2 所示，申威 1600 处理器已经达到了国际领先水平。

存储部件方面，申威 1600 集成了一个 DDR3-1333 的内存控制器。

I/O 部件方面，申威 1600 则包含了 8 个 PCI-E 接口，单个带宽达 5Gbps，另外还具备 10M/100M/1000Mbps 的 GMII Ethernet 接口，以及其他标准 I/O 接口。

表 2 申威-1600 设计参数对比

对比内容	申威-1600	Intel 公司 Nehalem-EX	AMD 公司 Magny Cours	IBM 公司 Power 7
完成时间	2010 年	2010 年 3 月	2010 年 3 月	2010 年 2 月
架构	同构多核	同构多核	同构多核	同构多核
字长 (位)	64	64	64	64
核数	16	8	12	8
DDR 规格	DDR3-1333	DDR3-1333	DDR3-1333	DDR3-1066
工作频率 (GHz)	1 ~ 1.2	2.66 ~ 3.0	2.2 ~ 2.6	3.0 ~ 4.1
内核功耗	40W@1GHz	95 ~ 130W	85 ~ 140W	100 ~ 190W
峰值速度	128GFlops@1GHz	76.8GFlops@2.4GHz	83.2GFlops@2.6GHz	131.2GFlops@4.1GHz
工艺	65nm 代工工艺	45nm 高 K 金属栅	45nm SOI	45nm SOI
集成度	约 6 亿晶体管	23 亿	17 亿	12 亿
硅片尺寸 (平方毫米)	342	600	294	567

4 挑战

进入 21 世纪以来，国产芯片得到了长足的发展。自第一款“龙芯”告别中国无芯时代之后，各种具有自主知识产权的中国“芯”不断涌现，主要包括：1) 中国科学院研制的“龙芯”；2) 国防科技大学研制的“飞腾”；3) 北京大学研制的“众志”；4) 上海高性能集成电路设计中心研制的“申威”等。这些国产芯片采用基于 MIPS、SPARC、Unicore 等架构的多核设计，在性能和能耗各方面都达到了国际领先水平，并且更加安全可靠。利用国产飞腾芯片设计的超级计算机“天河一号”荣登世界超级计算机榜首，AMD 公司首次向境外（即北大众志）授权 ×86 核心技术等这些都是国产芯片领先水平的强有力证明。目前，国产芯片已经在国防、社保、教育、农业、电信、金融、保险、卫生等各行各业得到了广泛应用。总体而言，经过国人的不懈努力，国产芯片已经掌握了处理器芯片体系结构设计的核心技术，达到了国际领先水平。

作为后起之秀，国产芯片在市场份额、配套基础软件、企业资源整合等方面还面临着诸多挑战和机遇。

首先，国产芯片供给难以满足中国电子产品市场的旺盛需求。中国电子产品市场的需求旺盛，是仅次于美国的全球第二大消费电子市场，并将在不久的将来成为全球消费电子产业第一消费大国。《2005—2006 年中国集成电路产业机会及市场竞争研究报告》^[11]表明，2005 年中国芯片市场销售额为 3628.8 亿元，而国产芯片产业销售收入仅为

697.2 亿元。也就是说，国产芯片的生产仅能满足国内市场需求的近 20% 份额。这既是国产芯片发展的巨大挑战，也给国产芯片产业的发展带来了重要机遇，我们需要加大产业的投入，从而满足国内市场的需求。

其次，国产芯片发展缺乏配套基础软件开发。由于当前主流芯片仍然采用 ×86 体系结构，而 ×86 的标准、专利、产权被美国公司 Intel、AMD 所垄断。因此国产芯片不得不绕道采用具有自主知识产权的 SPARC、Unicore 等体系结构，而很多主流软件都不能在这些体系结构上运行。这些配套软件的缺乏在一定程度上限制了国产芯片的应用，因此需要将这些主流软件移植到国产芯片上从而提供配套支持。

最后，芯片企业的资源整合能力不够，在全球竞争中尚处于劣势。芯片产业是典型的资金密集型、知识密集型产业，同时也是一个全球性竞争的产业。目前，我国芯片企业筹集资金的途径主要包括政府资金、风险投资注入以及上市筹资，资金不足将直接影响国产芯片产业的规模和水准。国内芯片企业的规模有限，资源整合能力还不够，目前还不足以与国外实力强大的厂商（如 Intel、AMD）相抗衡。为了进一步加强国产芯片在全球芯片产业中的竞争力，我们必须加大产业的投入和加强企业资源的整合。

5 结论

进入 21 世纪以来，国产芯片得到了长足的发展。中国告别了无“芯”时代，各种具有自主知识产权的中国“芯”不断涌现，主要包括：1) 中国科学院研制的“龙芯”；2) 国防科技大学研制的“飞腾”；3) 北京大学研制的“众志”；4) 上海高性能集成电路设计中心研制的“申威”等。经过国人十余年的不懈努力，国产芯片已经掌握了处理器芯片体系结构设计的核心技术，达到了国际领先水平。不仅如此，这些国产芯片的设计完全具有自主知识产权，更加安全可靠。目前国产芯片已经在国防、社保、教育、农业、电信、金融、保险、卫生等各行各业得到了广泛应用。

国产芯片在市场份额、配套基础软件、企业资源整合等方面还面临着诸多挑战和机遇。但是我们有理由相信，只要继续坚持拥有自主知识产权的发展思路，立足中国国情，完善配套软件的开发，加大产业的投入和加强企业资源的整合，国产芯片的发展一定会更上一个台阶，在全球芯片产业中占据重要地位。

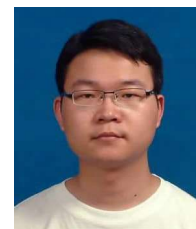
参考文献

- [1] 1980 网络技术 . 计算机 CPU 发展历史 (1971—2011) [EB/OL]. [2011-9-20] <http://www.net1980.com/2011/04/24/cpu发展历史-1/>.
- [2] 王飙, 陈皖苏. 多核处理器的九大关键技术[J]. 计算机世界报, 2006, (21), B13.
- [3] 龙芯中科技术有限公司. 龙芯处理器系列[EB/OL]. [2011-9-20]. <http://www.loongson.cn/cpu.php>.

- [4] 王全胜. 基于龙芯 2 号处理器的 SPEC 2000 测试程序的分析与应用[J]. 现代电子技术, 2010, (17).
- [5] 曙光下一代高性能计算机将采用龙芯[J]. 电子产品世界, 2009, 1 期.
- [6] 基于龙芯 2 号国产万亿次高性能计算机 KD-50-I 的实时监控网站. [2011-9-20] <http://kd50.ustc.edu.cn/>.
- [7] 北大众志. [2011-9-20]. <http://www.pkunity.com/index.asp>.
- [8] 国防科技大学. FT 系列 CPU 基本情况汇报[R].
- [9] 程旭, 陆俊林, 易江芳, 刘姝. 面向 UMPC 的北大众志-SK 系统芯片设计[J]. 计算机学报, 2008, 11.
- [10] 国家高性能集成电路(上海)设计中心. 申威国产高性能处理器[R].
- [11] 计世资讯. 2005—2006 年中国集成电路产业机会及市场竞争研究报告[EB]. 计世资讯, 2006.

作者简介

房振满 博士, 主要研究领域为计算机体系结构、模拟器技术和性能评估等。



张为华 博士, 副教授, 主要研究领域为计算机体系结构、软件调试和编译优化等。



臧斌宇 博士, 复旦大学教授, 博士生导师。中国计算机学会理事、学术工委委员、体系结构专委会常务委员、系统软件委员会委员; 上海青年信息化人才协会副理事长。主要研究领域为计算机体系结构、编译技术和操作系统等。

